

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application: 2002年 9月17日

出願番号

Application Number: 特願2002-269634

[ST.10/C]:

[JP2002-269634]

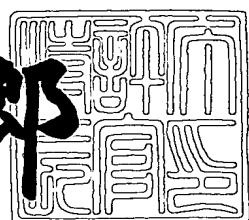
出願人

Applicant(s): 豊田合成株式会社

2003年 6月12日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3046019

【書類名】 特許願

【整理番号】 P02087TG

【提出日】 平成14年 9月17日

【あて先】 特許庁長官 殿

【国際特許分類】 C30B 25/02

【発明者】

【住所又は居所】 愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内

【氏名】 永井 誠二

【発明者】

【住所又は居所】 愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内

【氏名】 小池 正好

【特許出願人】

【識別番号】 000241463

【氏名又は名称】 豊田合成株式会社

【代表者】 松浦 剛

【代理人】

【識別番号】 100087723

【弁理士】

【氏名又は名称】 藤谷 修

【電話番号】 052-363-2558

【手数料の表示】

【予納台帳番号】 007445

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特2002-269634

【包括委任状番号】 0012134

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 III族窒化物系化合物半導体基板の製造方法

【特許請求の範囲】

【請求項1】 シリコン(Si)基板に、バッファ層を形成して又は形成せずにハライド気相成長法により第1のIII族窒化物系化合物半導体層を形成する第1層形成工程と、

第1層形成工程の終了後又は第1層形成工程と重ねてシリコン基板を裏面からエッチングによりその略全部を除去するシリコン基板除去工程と、

シリコン基板除去工程の後、ハライド気相成長法により第2のIII族窒化物系化合物半導体層を形成する第2層形成工程とを有することを特徴とするIII族窒化物系化合物半導体基板の製造方法。

【請求項2】 前記第2層形成工程の終了後又は第2層形成工程と重ねて第1のIII族窒化物系化合物半導体層の大部分を裏面からエッチングにより除去する第1層除去工程を更に有することを特徴とする請求項1に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項3】 前記第2層形成工程に先立って、前記第1のIII族窒化物系化合物半導体層及び前記第2のIII族窒化物系化合物半導体層のいずれよりもアルミニウム組成の高いIII族窒化物系化合物半導体層を形成するエッチングストップ層形成工程を有し、

前記第1層除去工程においては、第1のIII族窒化物系化合物半導体層を完全に除去することを特徴とする請求項2に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項4】 前記第1層形成工程は1000°C以下、前記第2層形成工程は1000°C以上で行うことを特徴とする請求項1乃至請求項3のいずれか1項に記載のII族窒化物系化合物半導体基板の製造方法。

【請求項5】 前記第1層形成工程で形成する前記第1のIII族窒化物系化合物半導体層の膜厚は200μm以下であることを特徴とする請求項1乃至請求項4のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項6】 前記バッファ層を形成するものであって、当該バッファ層は、

アルミニウムを含むIII族窒化物系化合物半導体層である、又はアルミニウムを含むIII族窒化物系化合物半導体層を少なくとも1層含む多層で形成することを特徴とする請求項1乃至請求項5のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、エピタキシャル成長基板として取扱可能な厚さのIII族窒化物系化合物半導体基板の製造方法に関する。ここでIII族窒化物系化合物半導体とは、例えばAlN、GaN、InNのような2元系、 $Al_xGa_{1-x}N$ 、 $Al_xIn_{1-x}N$ 、 $Ga_xIn_{1-x}N$ （いずれも $0 < x < 1$ ）のような3元系、 $Al_xGa_yIn_{1-x-y}N$ （ $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$ ）の4元系を包括した一般式 $Al_xGa_yIn_{1-x-y}N$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$ ）で表されるものがある。なお、本明細書においては、特に断らない限り、単にII族窒化物系化合物半導体と言う場合は、伝導型をp型あるいはn型にするための不純物がドープされたIII族窒化物系化合物半導体をも含んだ表現とする。

【0002】

【従来の技術】

例えば一般式 $Al_xGa_yIn_{1-x-y}N$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$ ）のIII族窒化物系化合物半導体をエピタキシャル成長により得るためにには基板が必要であるが、取扱可能な厚さのIII族窒化物系化合物半導体基板は商業的には入手不可能である。このため安価なサファイア基板、炭化ケイ素(SiC)基板、シリコン(Si)基板その他の異種基板が用いられている。

【0003】

【発明が解決しようとする課題】

しかし、安価な異種基板はIII族窒化物系化合物半導体と格子定数が大きく異なる。そのためそれら異種基板にいわゆるバッファ層を形成したのちIII族窒化物系化合物半導体をエピタキシャル成長させることが一般的である。しかし、このような場合でも、1000°C以上の極めて高温でエピタキシャル成長を行ったのち室温に戻す際、異種基板とIII族窒化物系化合物半導体の熱膨張係数の違いから

多大な熱応力が生じてしまう。即ち、例え高温の段階では良好なエピタキシャル成長を行ったとしても、室温に冷却する際に、異種基板とIII族窒化物系化合物半導体の熱膨張係数が大きく違うことにより、異種基板内部及びIII族窒化物系化合物半導体層内部で結晶欠陥又は亀裂（クラック）が多数生じることとなる。

【0004】

また、1000°C付近にてエピタキシャル成長している最中でも、異種基板とIII族窒化物系化合物半導体との間には格子定数差により応力が発生している。この応力下でエピタキシャル成長させたIII族窒化物系化合物半導体は、降温ののち裏面のシリコンをエッティング等により除去しても曲率半径50cm程度のそりが生じたままとなってしまう。この曲率半径は、例えば直径5cmの円盤状の基板においては、中心部に対する周縁部のそりの量は中心部の接平面に対して0.6mmに達するものである。

【0005】

更に、例えば基板がシリコン(Si)の場合には、エピタキシャル成長の際、応力の発生がシリコンとIII族窒化物系化合物半導体の化学反応をも引き起こすことが本願発明者らにより見出されている。そこで本願発明者らは、III族窒化物系化合物半導体の結晶成長中に異種基板を裏面からエッティングにより除去することを着想し、出願した（特願2001-191554）。本願はその後の検討により開発された、当該先願の改良発明にあたる。

【0006】

【課題を解決するための手段】

請求項1に記載の発明は、シリコン(Si)基板に、バッファ層を形成して又は形成せずにハライド気相成長法により第1のIII族窒化物系化合物半導体層を形成する第1層形成工程と、第1層形成工程の終了後又は第1層形成工程と重ねてシリコン基板を裏面からエッティングによりその略全部を除去するシリコン基板除去工程と、シリコン基板除去工程の後、ハライド気相成長法により第2のIII族窒化物系化合物半導体層を形成する第2層形成工程とを有することを特徴とするII族窒化物系化合物半導体基板の製造方法である。ここで第1のIII族窒化物系化合物半導体層と第2のIII族窒化物系化合物半導体層は同一組成であっても良く

、組成が異なっても良く、また同一の不純物を同一濃度で含有しても良く、また異なっていても良い。また、バッファ層を形成する場合のバッファ層自体の形成方法は全く任意である。ここでバッファ層はいわゆる非晶質のものに限定されず、「下地層」程度の意味で用いる。ハライド気相成長法は、例えば単体のガリウム(Ga)等を高温に保持して塩化水素(HCl)を吹きつけ、塩化物($GaCl$ 、 $GaCl_3$)を昇華させてエピタキシャル基板まで導くものである。

【0007】

また、請求項2に記載の発明は、第2層形成工程の終了後又は第2層形成工程と重ねて第1のIII族窒化物系化合物半導体層の大部分を裏面からエッチングにより除去する第1層除去工程を更に有することを特徴とする。

【0008】

また、請求項3に記載の発明は、第2層形成工程に先立って、第1のIII族窒化物系化合物半導体層及び第2のIII族窒化物系化合物半導体層のいずれよりもアルミニウム組成の高いIII族窒化物系化合物半導体層を形成するエッチングストップ層形成工程を有し、第1層除去工程においては、第1のIII族窒化物系化合物半導体層を完全に除去することを特徴とする。

【0009】

また、請求項4に記載の発明は、第1層形成工程は1000°C以下、第2層形成工程は1000°C以上で行うことを特徴とする。請求項5に記載の発明は、第1層形成工程で形成する第1のIII族窒化物系化合物半導体層の膜厚は100μm以下であることを特徴とする。また、請求項6に記載の発明はバッファ層を形成するものであって、当該バッファ層は、アルミニウムを含むIII族窒化物系化合物半導体層である、又はアルミニウムを含むIII族窒化物系化合物半導体層を少なくとも1層含む多層で形成することを特徴とする。

【0010】

【作用及び発明の効果】

シリコン基板上面に第1のIII族窒化物系化合物半導体をエピタキシャル成長した後、裏面から当該シリコン基板をエッチングしていくことで、シリコン基板とエピタキシャル成長後に第1のIII族窒化物系化合物半導体層との間の応力を

緩和し、最終的には当該応力が実質的に存在しないようにすることができる。或いは、シリコン基板上面に第1のIII族窒化物系化合物半導体をエピタキシャル成長しながら裏面から当該シリコン基板をエッチングしていくことで、シリコン基板とエピタキシャル成長中の第1のIII族窒化物系化合物半導体層との間の応力を抑制し、最終的には当該応力が実質的に存在しない形を形成することができる。このとき、シリコン基板をほとんど完全に除去した後に形成する、第2のII族窒化物系化合物半導体層に対する応力は、極めて小さいか、或いはほとんど無視できるほど小さいものとすることができます。こうして、第2のIII族窒化物系化合物半導体層部分は膜厚を大きくしても、そりやクラックの生じない、独立したIII族窒化物系化合物半導体基板として用いることができるものである（請求項1）。

【0011】

第2のIII族窒化物系化合物半導体をエピタキシャル成長した後、又はそのエピタキシャル成長中に第1のIII族窒化物系化合物半導体層の大部分を裏面からエッチングにより除去すれば、シリコン基板との間で応力が生じて歪みのかかった第1のIII族窒化物系化合物半導体を除去できるので、III族窒化物系化合物半導体基板としては更に品質の高いものとすることができます（請求項2）。このとき、第1のIII族窒化物系化合物半導体層と第2のIII族窒化物系化合物半導体層の間に、それらのいずれよりもアルミニウム組成の高いIII族窒化物系化合物半導体層を形成すると、アルミニウム組成の高いIII族窒化物系化合物半導体層はエッチングストッパ層として働く。これにより、裏面の凹凸が少ないIII族窒化物系化合物半導体基板を得ることができます（請求項3）。

【0012】

第1層形成工程は1000°C以下、第2層形成工程は1000°C以上で行うことが好ましく、更には第1層形成工程は800~900°Cで行うことが好ましい。第1層形成工程はシリコン基板が除去しきれていない状態であるので、応力によるシリコン基板とIII族窒化物系化合物半導体層の間の化学反応を抑制するよう、可能な限り低い温度とすべきである。一方、第2層形成工程はシリコン基板がほとんど除去された後であるので、応力自体の発生が無いか、又は当該化学反応が起こらない

ほど極めて小さい。よって第2層形成工程においては、III族窒化物系化合物半導体をエピタキシャル成長させるための最適条件をもってエピタキシャル成長することが好ましい（請求項4）。

【0013】

第1層形成工程で形成する第1のIII族窒化物系化合物半導体層の膜厚は $200\mu\text{m}$ 以下、より好ましくは $100\mu\text{m}$ 以下とすることが好ましい。膜厚の下限値としては $10\mu\text{m}$ 以上、好ましくは $30\mu\text{m}$ 以上である。膜厚が薄すぎるとエッティング中にワレが生じるからである。第1層形成工程はシリコン基板が除去しきれていない状態であるので、応力によるシリコン基板とIII族窒化物系化合物半導体層との間の化学反応を抑制すべきであり、この点で第1のIII族窒化物系化合物半導体層を薄くしておくことで、応力の発生を抑制することができる（請求項5）。バッファ層を形成する場合、シリコン基板との相性からアルミニウムを含むIII族窒化物系化合物半導体層を用いるか、それと他のIII族窒化物系化合物半導体の複層とすることが好ましい（請求項6）。

【0014】

【発明の実施の形態】

以下、図を参照しつつ本発明の実施の形態を説明する。尚、本発明は以下の実施例に限定されるものではない。

【0015】

【第1実施例】

まず、洗浄し、予備加熱した(111)面を主面とするシリコン(Si)基板1を用意した（図1の(a)）。次にシリコン(Si)基板1の上面にMOCVDにより膜厚 $0.2\sim0.3\mu\text{m}$ の $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層2、膜厚 $0.5\mu\text{m}$ のGaN層3を順に形成する（図1の(b)）。このとき原料はトリメチルアルミニウム($\text{Al}(\text{CH}_3)_3$)、トリメチルガリウム($\text{Ga}(\text{CH}_3)_3$)、アンモニア(NH_3)を用いた。本実施例では $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層2とGaN層3がバッファ層（下地層）に相当する。

【0016】

次に、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層2及びGaN層3を形成したシリコン(Si)基板1を裏面から独立してHClガスエッチ可能なハライドVPE装置に設置した。ハライドVPE

装置のハライド気相成長側、ガスエッティング側とも温度を900℃に設定した。こうして金属ガリウムと塩化水素により発生させるGaClとアンモニアにより、シリコン(Si)基板1上面からGaN層10のハライド気相成長を900℃で行いながら(第1層形成工程)、シリコン(Si)基板1裏面を塩化水素でガスエッティングしていった(シリコン基板除去工程)(図1の(c))。

【0017】

シリコン(Si)基板1を完全にガスエッチしたのちもガスエッティングを継続し、MOCVDにて形成したAl_{0.2}Ga_{0.8}N層2及びGaN層3をも除去して、膜厚約50μmのGaN層10を得た(図1の(d))。但し、ここで温度を下げたり、ハライドVPE装置から取り出すことはなかった。

【0018】

次に、基板温度を1050℃に昇温して、金属ガリウムと塩化水素により発生させるGaClとアンモニアにより、GaN層10の上面からGaN層20のハライド気相成長を1050℃で行いながら(第2層形成工程)、GaN層10を裏面から塩化水素でガスエッティングしていった(第1層除去工程)(図1の(e))。最終的には、900℃でハライド気相成長させたGaN層10は完全に除去し、1050℃でハライド気相成長させたGaN層20からなる基板を得た。1050℃でハライド気相成長させたGaN層20からなる基板の膜厚は200μmで、曲率半径は約5mmであった。これは、直径5cmの円盤状の基板に換算すると、中心部に対する周縁部のそりの量は中心部の接平面に対して0.06mmに過ぎないものであった。即ち、1050℃でハライド気相成長させたGaN層20からなる基板は、極めて平坦な、そりのほとんどない基板であった(図1の(f))。

【0019】

〔第2実施例〕

第1実施例で膜厚約50μmのGaN層10を得たのち(図1の(d))、GaN層10をエッティングしない他は第1実施例と同様に、基板温度を1050℃に昇温して、GaN層20を膜厚200μmにエピタキシャル成長させた。GaN層10及びGaN層20からなる膜厚250μmの基板は、クラックのない、品質の優れた基板であった。

【0020】

〔第3実施例〕

第1実施例で膜厚約 $50\mu\text{m}$ のGaN層10を得たのち(図2の(a)、図1の(d)と同じ)、エッチングストップ層として膜厚約 $10\mu\text{m}$ の $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ 層15を形成した(図2の(b))。こののち、第1実施例と同様に、GaN層10の上面に形成した $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ 層15の上にGaN層20のハライド気相成長を 1050°C で行いながら、GaN層10を裏面から塩化水素でガスエッチングしていった(図2の(c))。 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ 層15は一部残ったものの、GaN層10は完全に除去し、 1050°C でハライド気相成長させたGaN層20からなる基板を得た。GaN層20からなる基板は、極めて平坦な、そりのほとんどない基板であり、且つ裏面の平坦度も良好であった(図2の(d))。裏面の平坦度が良好となったのは、HClエッチングに対してGaNよりもエッチング速度の遅い $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ 層15において、エッチング速度が一様に低下するため、GaN層10におけるエッチングスピード不均一によって生じた凹凸が緩和されたためであった。

【0021】

上記実施例では主としてGaN基板を得るものを見たが、本願発明は任意組成のIII族窒化物系化合物半導体基板の製造方法に適用できる。また、第2層形成工程で不純物を導入することも任意である。更に、第1層形成工程と第2層形成工程のIII族窒化物系化合物半導体は組成を異なるものとしても良く、また不純物の添加又は不添加、添加する不純物の種類及び濃度は同一でも異なっていても良い。

【図面の簡単な説明】

【図1】

本発明の具体的な第1の実施例に係るIII族窒化物系化合物半導体基板の製造方法の工程図。

【図2】

本発明の具体的な第3の実施例に係るIII族窒化物系化合物半導体基板の製造方法の工程図の後半部分。

【符号の説明】

1 シリコン基板

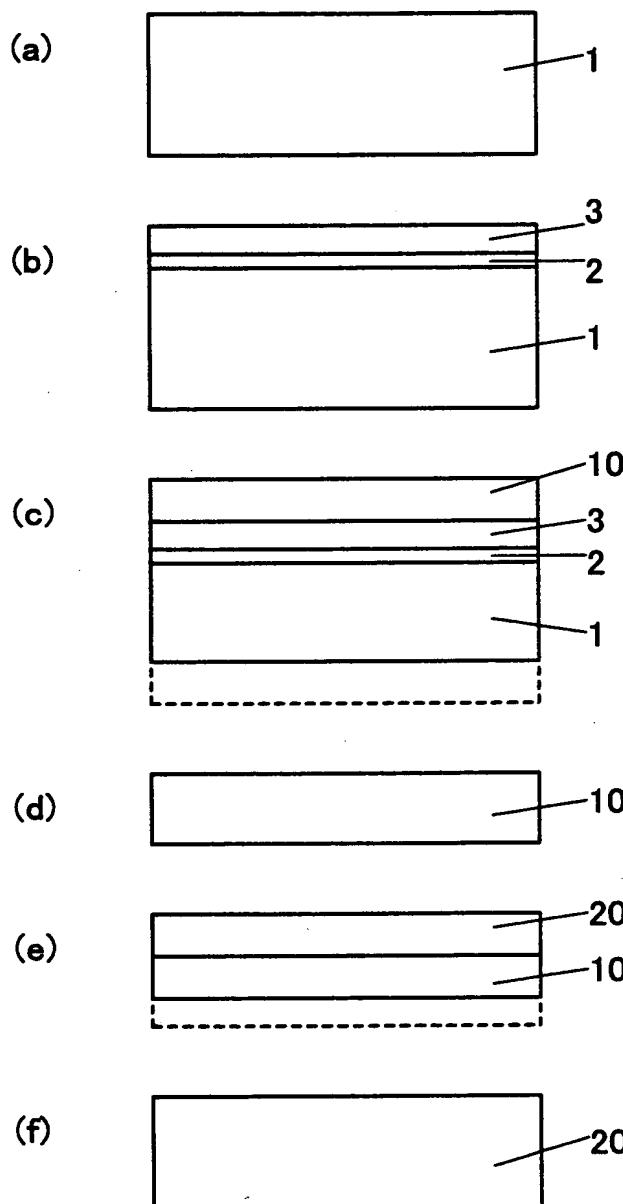
10 GaN層（第1層）

20 GaN層（第2層）

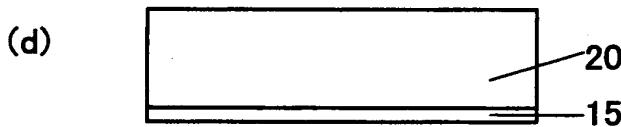
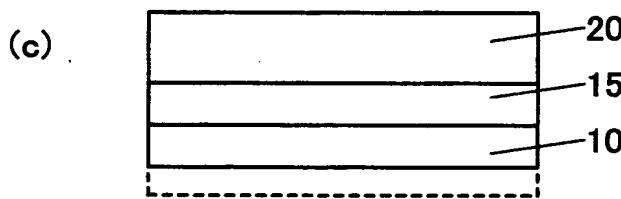
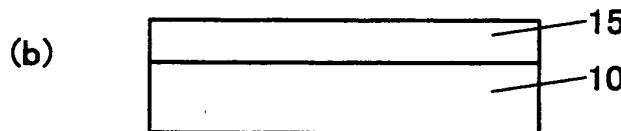
15 AlGaN層（エッチングストップ層）

【書類名】 図面

【図1】



【図2】



【書類名】 要約書

【要約】

【課題】 そり、クラックのない厚膜のIII族窒化物半導体基板を得ること。

【解決手段】 シリコン(Si)基板1(図1の(a))の上面に膜厚0.2~0.3μmのAl_{0.2}Ga_{0.8}N層2、膜厚0.5μmのGaN層3を順に形成する(図1(b))。これを裏面から独立してHClガスエッチ可能なハライドVPE装置に設置し、900°Cにて、GaN層3上にハライド気相成長によりGaN層10をエピタキシャル成長しながら裏面からシリコン(Si)基板1、Al_{0.2}Ga_{0.8}N層2、GaN層をガスエッティングにより除去する(図1の(c))。膜厚約50μmのGaN層10を得て(図1の(d))、1050°CにてGaN層10上にハライド気相成長によりGaN層20をエピタキシャル成長しながら裏面からGaN層10をガスエッティングにより除去する(図1の(e))。最終的に、膜厚200μmのそり、クラックのないGaN層20から成る基板を得る。

【選択図】 図1

出願人履歴情報

識別番号 [000241463]

1. 変更年月日 1990年 8月 9日

[変更理由] 新規登録

住 所 愛知県西春日井郡春日町大字落合字長畑1番地
氏 名 豊田合成株式会社